

2023年12月25日
第4回量子ソフトウェアワークショップ

量子回路シミュレータの開発

富士通株式会社 コンピューティング研究所
CWB-CPJ プリンシパルリサーチャー

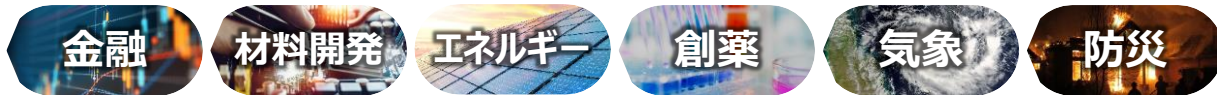
山崎 雅文



富士通がComputing as a Serviceで目指す世界

Provide the top-class Computing Technologies “as a Service”

Application



Platform



Middleware

OS

Hardware

High Performance Computing (HPC)



A64FX Technology

Quantum-Inspired Technology



Digital Annealer



Quantum Simulator

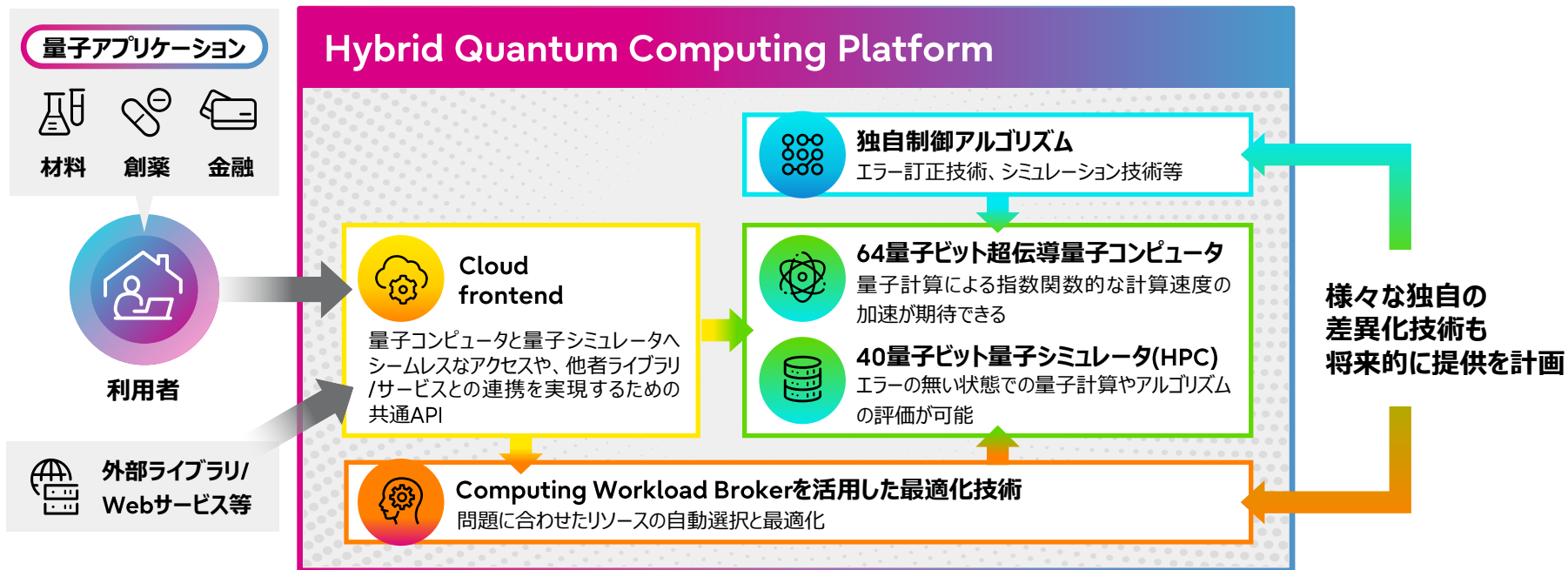
Quantum Technology



©RQC

Superconducting Qubit
Diamond Spin Qubit

- 連携センターで開発した量子コンピュータと量子シミュレータのシームレスな操作を実現
- 量子コンピュータと量子シミュレータ双方のメリットを活かした計算手法の開発にも活用



CWBプレスリリース '22

様々な制約内でベストな結果を取得

ユーザの要望

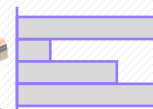
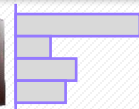


希望終了時間



希望コスト上限

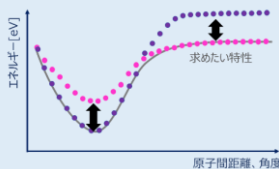
現在のジョブ予約情報



写真提供：理化学研究所

技術1

精度判別技術



要望を満たす量子・HPC振り分け技術

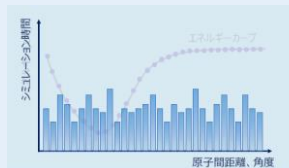
要望を満たすように実行可能な範囲内で精度が最善となるように量子とHPCの振り分けを探索する



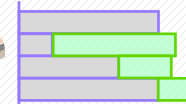
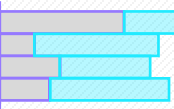
Computing Workload Broker

技術2

時間推定技術



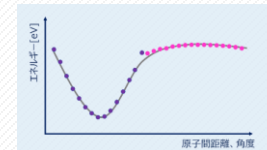
時間・予算の範囲内で最適なジョブを投入し、ベストな結果を出力



写真提供：理化学研究所

量子シミュレーションの特性に合わせたジョブを投入

ベストな結果



量子回路シミュレータを用いた技術検証を開始

CWBプレスリリース '23 基底エネルギー計算での実践

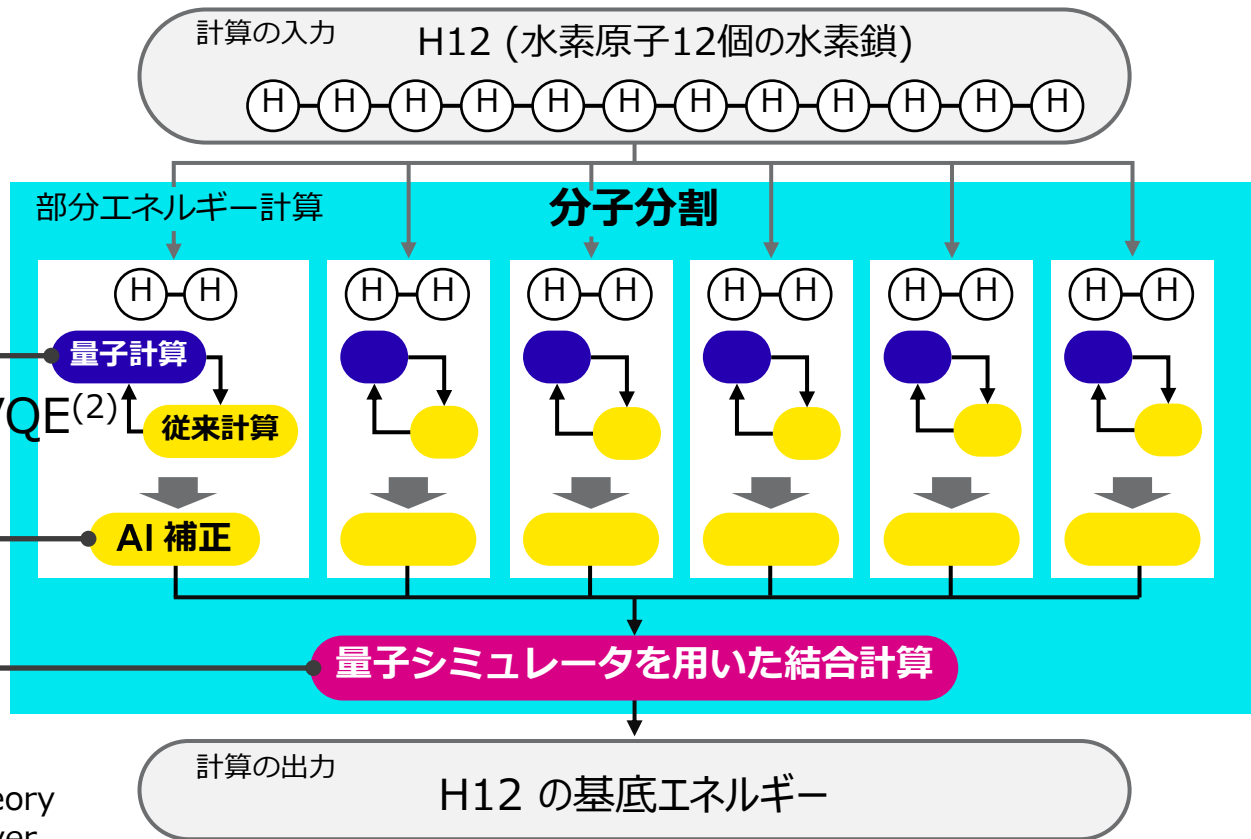
DMET⁽¹⁾を用いた
中規模分子の
基底エネルギー
計算への適用

計算量が多い ⇒ 量子実機

実機ノイズ起因の誤差をAIで補正

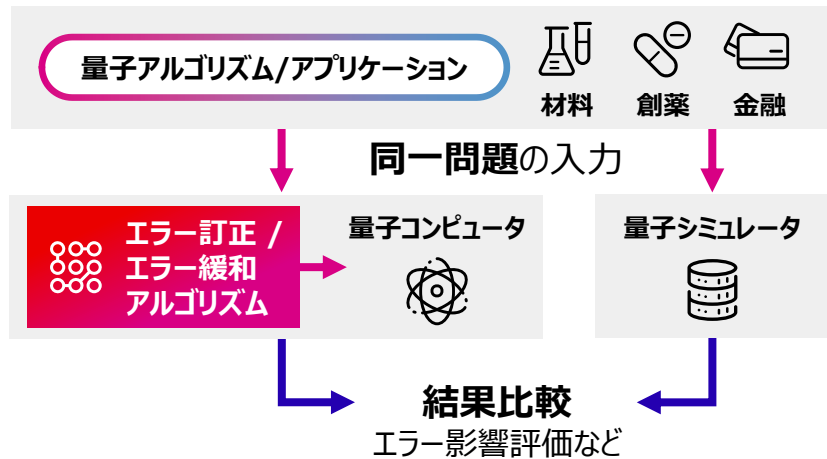
・計算量が少ない ⇒ シミュレータ
・ノイズ影響に弱い

(1) Density Matrix Embedding Theory
(2) Variational Quantum Eigensolver



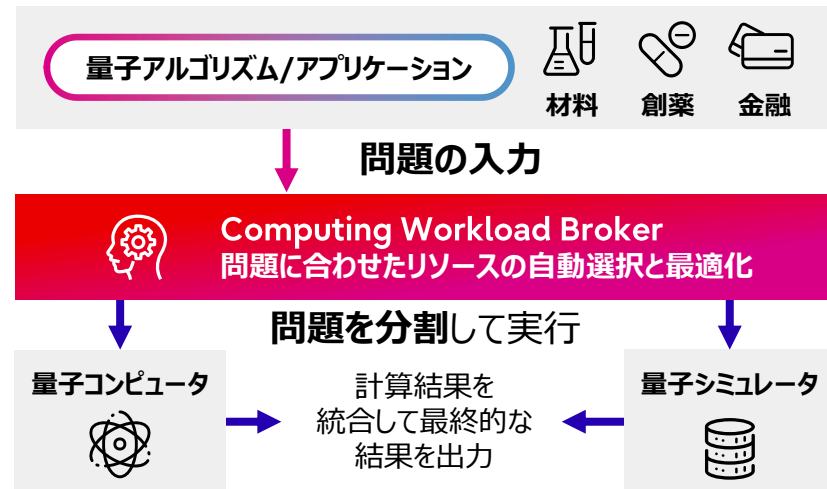
1 量子アルゴリズム精度評価

- 同一の問題を量子コンピュータと量子シミュレータに対して投入
- 結果を比較することでエラーの影響を評価
- 量子エラー緩和、エラー訂正アルゴリズム開発への活用を期待



2 量子コンピュータ / シミュレータのハイブリッドアルゴリズムの開発

- 同一の問題を、条件により分割 (速度優先、精度優先など)
- 分割した問題について、量子コンピュータとシミュレータに適切に振り分けて実行



Announcing the Fujitsu \$100,000 Quantum Simulator Challenge

February 21, 2023

Challenge Objectives

Fujitsu Limited("Fujitsu") would like to solicit applications from interested members of the industry and academia to test the quantum simulator on novel problems and applications. Our objectives are:



- Apply quantum simulator to customer pain points
- Test the quantum simulator with real world applications
- Explore quantum use cases collaboratively with participants selected by Fujitsu (the "Participant(s)")
- Obtain feedback from Participants on performance and scalability

● 日程

- 今年の 2月 21日に、ホームページと、FAN TS Silicon Valley で募集を開始
- 多くの国や地域から 計 43 チームの応募
- 選出された 17 チームがコンテストに参加

\$100,000 Prize

First Prize	\$50,000
Second Prize	\$30,000
Third Prize	\$20,000

● 授賞式

- 来年 1月に、オランダのデルフトで開催予定の Fujitsu Quantum Day eventにて受賞者の発表を予定しています

決定グラフ型量子シミュレータの性能評価

木村 悠介^{1,a)} 李 少文^{2,b)} 佐藤 周行^{2,c)} 藤田 昌宏^{2,d)}

2023年10月27日

第10回量子ソフトウェア研究発表会

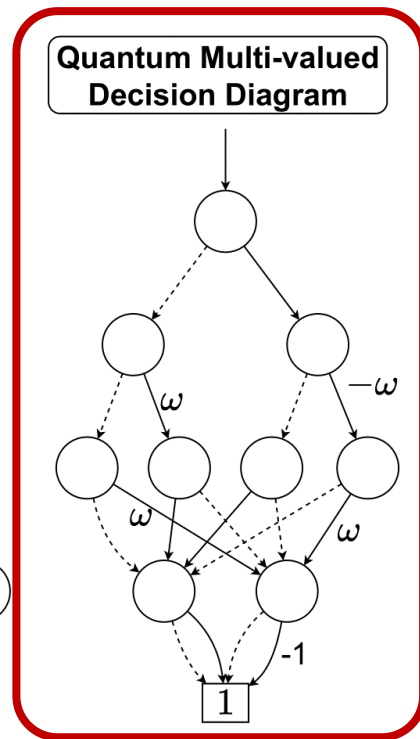
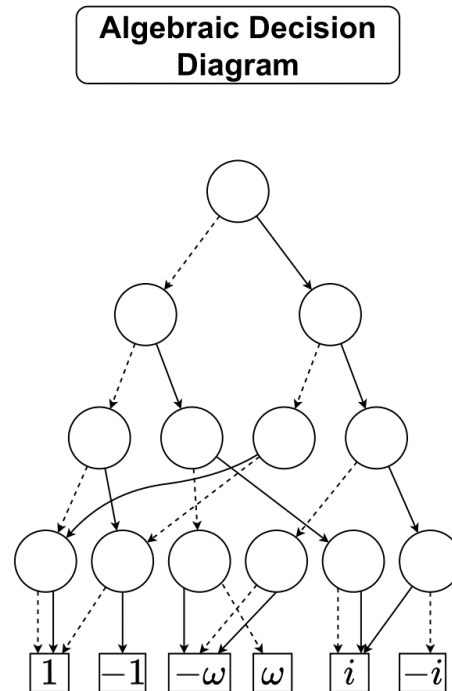
概要：量子コンピュータ向けアルゴリズムの開発のためには、高速で多量子ビットを扱うことが出来る量子シミュレータが重要である。しかし一般的な状態ベクトル型シミュレータでは N 量子ビットに対して 2^N の長さのベクトルを保存する必要があり、手元のコンピュータでシミュレーションするには 30 量子ビット程度が限界である。この問題を解決する手法の1つとして決定グラフがある。決定グラフは状態ベクトルをグラフの形で保存するので、状態ベクトルに規則性があれば使用メモリ量を大幅に削減できる可能性がある。本稿では、決定グラフ型シミュレータを独自に実装し様々なアルゴリズムで実験を行い、状態ベクトル型シミュレータとの比較を行った。Grover や Shor などのアルゴリズムでは大幅な高速化と多量子ビット化が見られた一方、パラメータ付き回転ゲートを多く含むようなランダム回路では遅くなる事が示された。

- 同じ回路を繰り返し作用させる場合、DDでは回路全体を表す行列を作るため、効果が大きい。
- DDはGrover, Shorアルゴリズムでは実行が速い
- 回転ゲートの数が少なくパラメータもランダムでない、Groverは有望な適用先の1つ

形式	State Vector	Tensor Network	Decision Diagram
説明	愚直に行列・ベクトル積	回路をテンソルネットワークとして縮約	ベクトルのパラメータ共通部分をまとめて省メモリ
Bit	35-40	100 (IBM), 50 (AWS)	50-100?
利点	複雑なノイズ対応 並列化(MPI)しやすい	省メモリ	省メモリ 実アプリ回路○
欠点	量子ビット数に対して 指数的にメモリ量が増加	深い回路×	深い回路× (回路の種類による)

● 決定グラフの種類

- MT-DD [1]
 - Multi-terminal DD
 - 値を終端ノードにだけ持つ
 - 人間に分かりやすく直感的
 - 様々な分野で広く用いられている
- QMDD [2][3]
 - Quantum Multi-valued DD
 - 値はエッジに持つ。終端ノードは1つだけ
 - 量子DDシミュレータでは最も一般的
 - 当テーマでも使用



[1] Tsai, Y.-H., Jiang, J.-H. R. and Jhang, C.-S.: Bit-Slicing the Hilbert Space: Scaling Up Accurate Quantum Circuit Simulation, DAC(2021)
[2] Miller, D. and Thornton, M.: QMDD: A Decision Diagram Structure for Reversible and Quantum Circuits, ISMVL (2006)
[3] Zulehner, A. and Wille, R.: "Advanced Simulation of Quantum Computations", IEEE TCAD (2019).

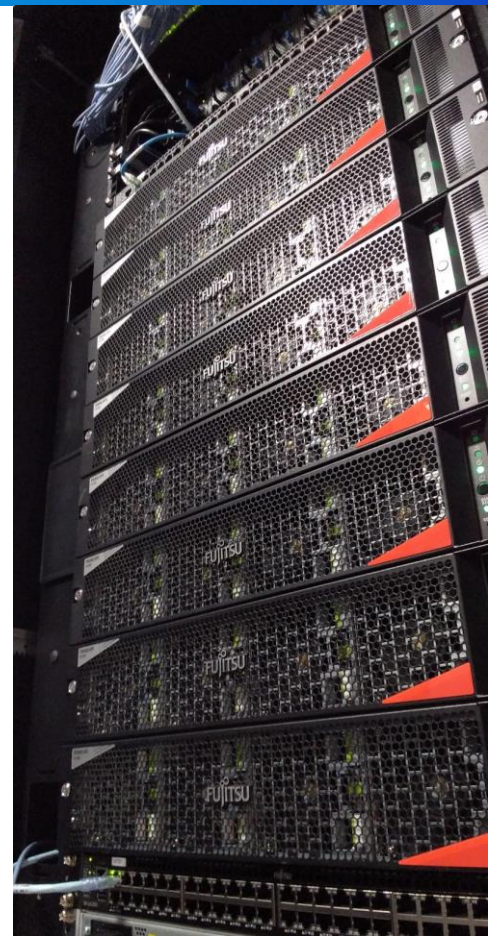
- FX700 クラスタ (富岳と同じA64FX CPU)
- 今年7月 36→40量子ビットに拡張
世界最大規模の常設専用量子シミュレータ

量子ビットと状態ベクトル

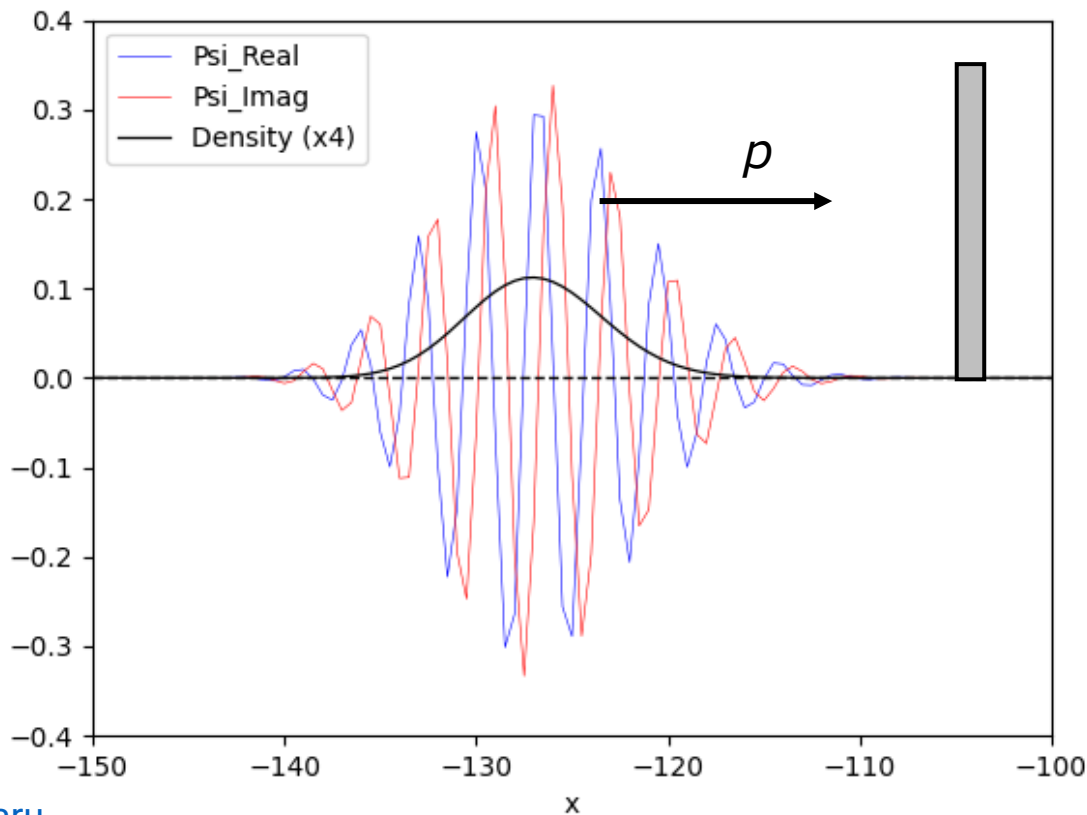
量子ゲートと量子回路

量子回路シミュレータの処理

量子回路シミュレータの高速化



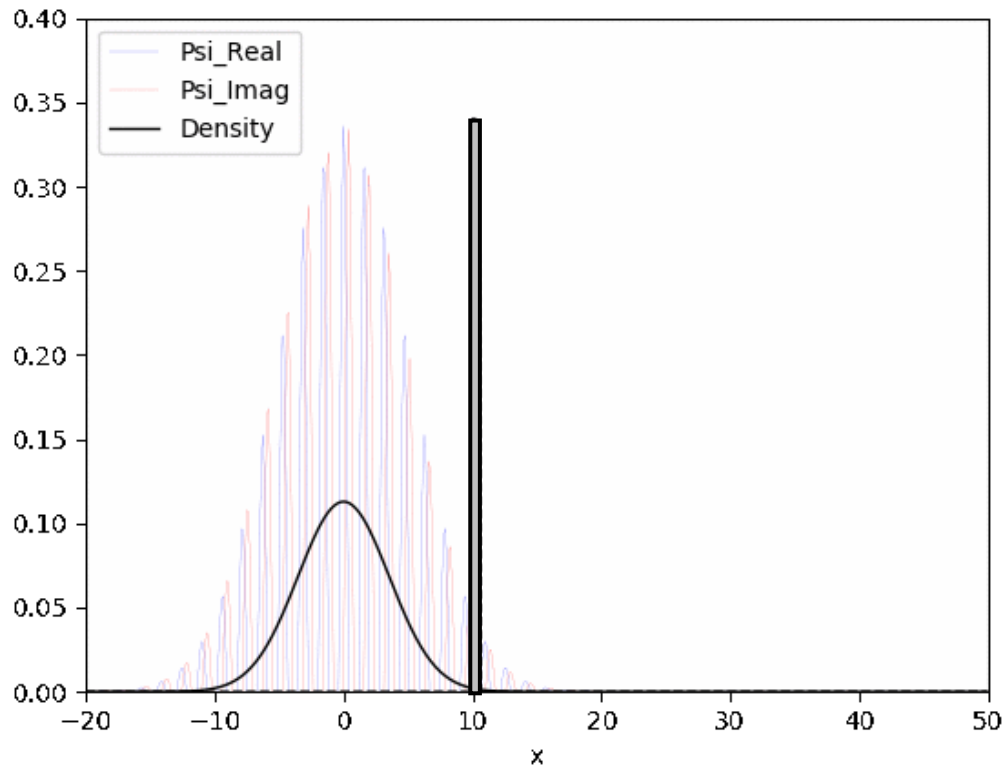
- 1つの量子について、シュレディンガー方程式を基にした1次元シミュレーション
 - 青と赤は確率振幅の実部と虚部
 - 黒の実線：確率密度
- 運動量 p で右方向に移動
- 移動先に障壁がある



参考記事、引用元：https://qiita.com/sci_Haru

エネルギーの大きさとしては、古典的には決して超えられない障壁でも、確率振幅は通過している

さらに、「一つの量子」の確率振幅は、壁の手前側と向こう側に同時に存在している



- **量子ビット**は、その量子的状态を正確に保持・制御して、さらに観測することができるものである
- 超電導方式の場合、量子間の相互作用は隣接量子ビット間に限定される
- 1量子ビットの状態 $|\psi\rangle$ は、2次元のヒルベルト空間のベクトルとして表現できる。振幅 θ と位相 ϕ で表現することもできる

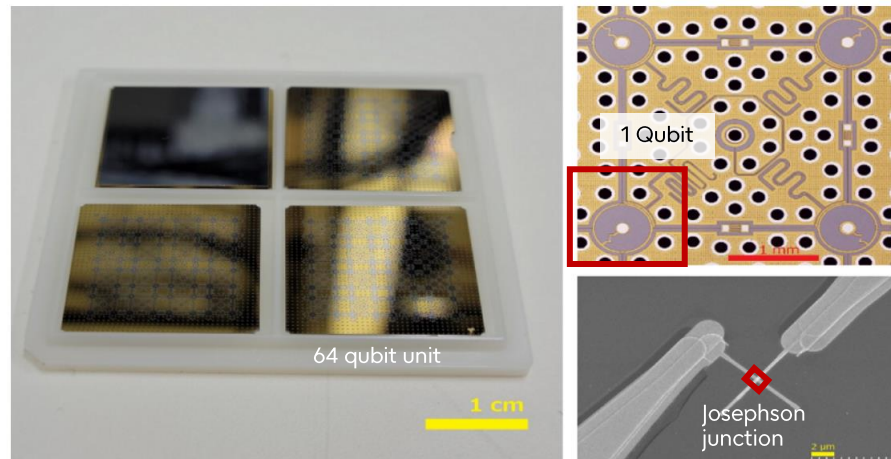


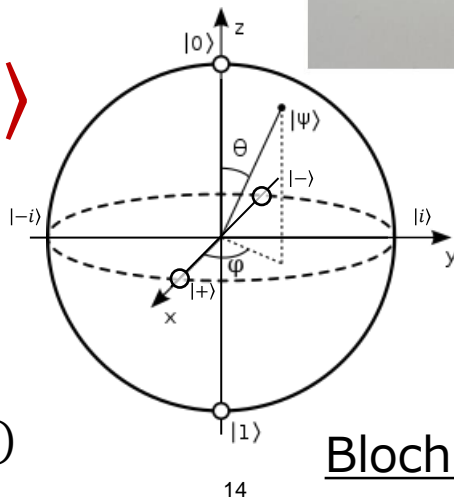
Figure 1: 64 qubit integrated circuit chip

$$|\psi\rangle = c_0|0\rangle + c_1|1\rangle$$


$$|c_0|^2 + |c_1|^2 = 1$$


$$c_0, c_1 \in \mathbb{C}$$

$$|\psi\rangle = e^{i\Phi} \left(\cos \frac{\theta}{2} |0\rangle + \sin \frac{\theta}{2} e^{i\phi} |1\rangle \right)$$

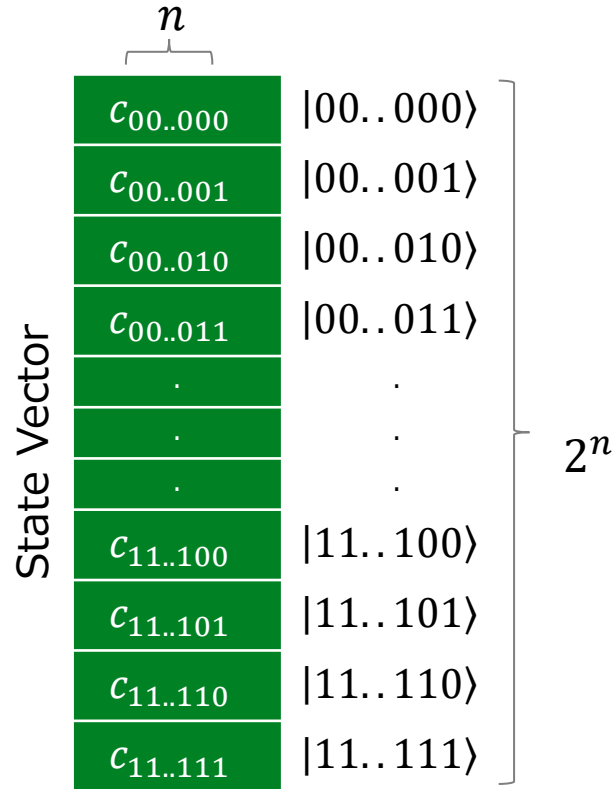


観察

"0"  $|c_0|^2$ %

"1"  $|c_1|^2$ %

Bloch sphere



- The state of an n qubit is the source of a 2^n dimensional Hilbert space
- If a complex number is expressed as 16 byte, the amount of memory required is: 2^{n+4} [Byte]

$$|\psi\rangle = c_{000}|000\rangle + \dots + c_{111}|111\rangle$$

$n=30$ 16 Gi Byte

Also avail on
laptop PC

$n=40$ 16 Ti Byte

Target of our
simulator

\vdots
 $n=170$ 10^{51} Byte

exceed almost
the number of
atoms on Earth!

Operator	Gate(s)	Matrix
Pauli-X (X)		$\begin{bmatrix} 0 & 1 \\ 1 & 0 \end{bmatrix}$
Pauli-Y (Y)		$\begin{bmatrix} 0 & -i \\ i & 0 \end{bmatrix}$
Pauli-Z (Z)		$\begin{bmatrix} 1 & 0 \\ 0 & -1 \end{bmatrix}$
Hadamard (H)		$\frac{1}{\sqrt{2}} \begin{bmatrix} 1 & 1 \\ 1 & -1 \end{bmatrix}$
Phase (S, P)		$\begin{bmatrix} 1 & 0 \\ 0 & i \end{bmatrix}$
$\pi/8$ (T)		$\begin{bmatrix} 1 & 0 \\ 0 & e^{i\pi/4} \end{bmatrix}$
Controlled Not (CNOT, CX)		$\begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 1 \\ 0 & 0 & 1 & 0 \end{bmatrix}$
Controlled Z (CZ)		$\begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & -1 \end{bmatrix}$
SWAP		$\begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix}$
Toffoli (CCNOT, CCX, TOFF)		$\begin{bmatrix} 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 \\ 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 \end{bmatrix}$

- Universal Gate Set: H, T and CNOT gates, among others

The Solovay-Kitaev theorem guarantees that any other gate can be realized with any accuracy.

- A 1-qubit gate is represented by a 2x2 unitary matrix, while a 3-qubit gate is represented by an 8x8 unitary matrix.

https://en.wikipedia.org/wiki/Quantum_logic_gate

量子ゲートによる状態ベクトル更新処理 (最上位qubitに対するHゲートの場合)

Dense matrix of Hadamard gate

$$\begin{bmatrix} \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \\ \frac{1}{\sqrt{2}} & -\frac{1}{\sqrt{2}} \end{bmatrix} \begin{pmatrix} c_{0***} \\ c_{1***} \end{pmatrix} = \begin{pmatrix} \frac{1}{\sqrt{2}} (c_{0***} + c_{1***}) \\ \frac{1}{\sqrt{2}} (c_{0***} - c_{1***}) \end{pmatrix} \quad |\varphi_{after}\rangle$$

$|\varphi_{before}\rangle$

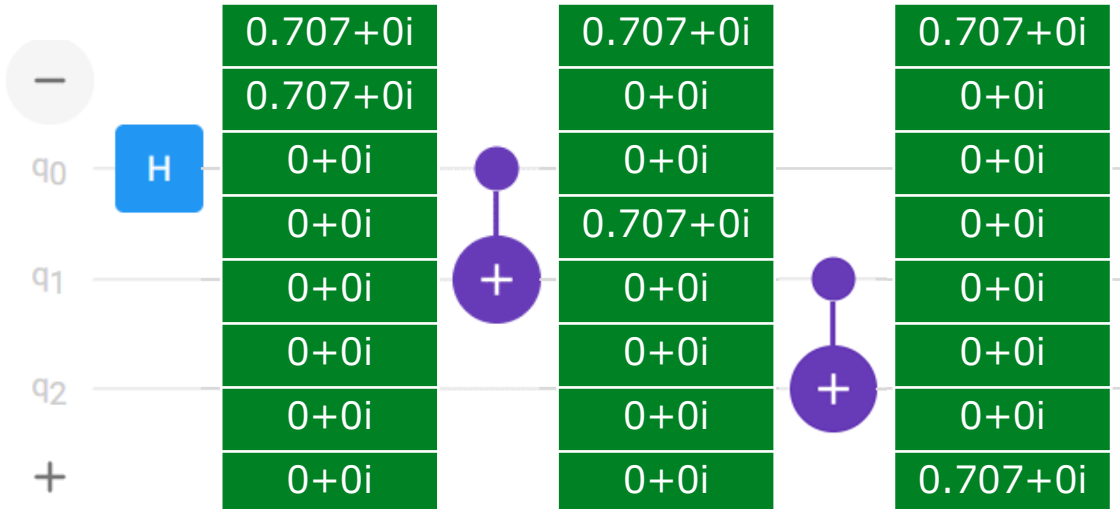
c_{0000}	$ 0000\rangle$
c_{0001}	$ 0001\rangle$
c_{0010}	$ 0010\rangle$
c_{0011}	$ 0011\rangle$
c_{0100}	$ 0100\rangle$
c_{0101}	$ 0101\rangle$
c_{0110}	$ 0110\rangle$
c_{0111}	$ 0111\rangle$
c_{1000}	$ 1000\rangle$
c_{1001}	$ 1001\rangle$
c_{1010}	$ 1010\rangle$
c_{1011}	$ 1011\rangle$
c_{1100}	$ 1100\rangle$
c_{1101}	$ 1101\rangle$
c_{1110}	$ 1110\rangle$
c_{1111}	$ 1111\rangle$

- The vectors to be operated on by the corresponding H gate's dense matrix are **paired with elements separated by half the total size.**
- For these paired elements, the operation involves reading them, performing matrix-vector multiplication, and writing them back to the same location.

Generate
Initial State

$ 000\rangle$	$1+0i$
$ 001\rangle$	$0+0i$
$ 010\rangle$	$0+0i$
$ 011\rangle$	$0+0i$
$ 100\rangle$	$0+0i$
$ 101\rangle$	$0+0i$
$ 110\rangle$	$0+0i$
$ 111\rangle$	$0+0i$

gate processing /
time development

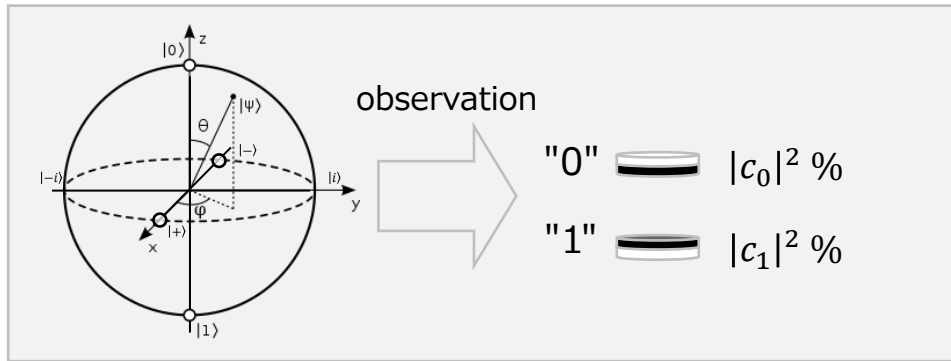


Sampling

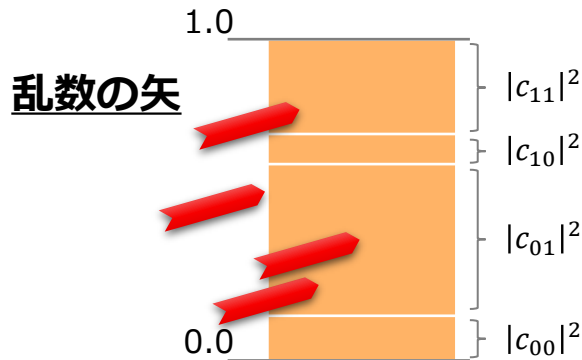
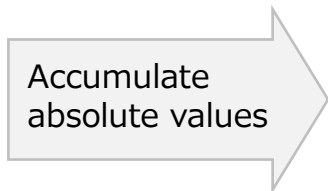
$|000\rangle$
or
 $|111\rangle$

✔ State Vectorを用いたサンプリング方法

- 各状態の絶対値を積算
- 一様乱数が当たったところの状態がサンプリング結果



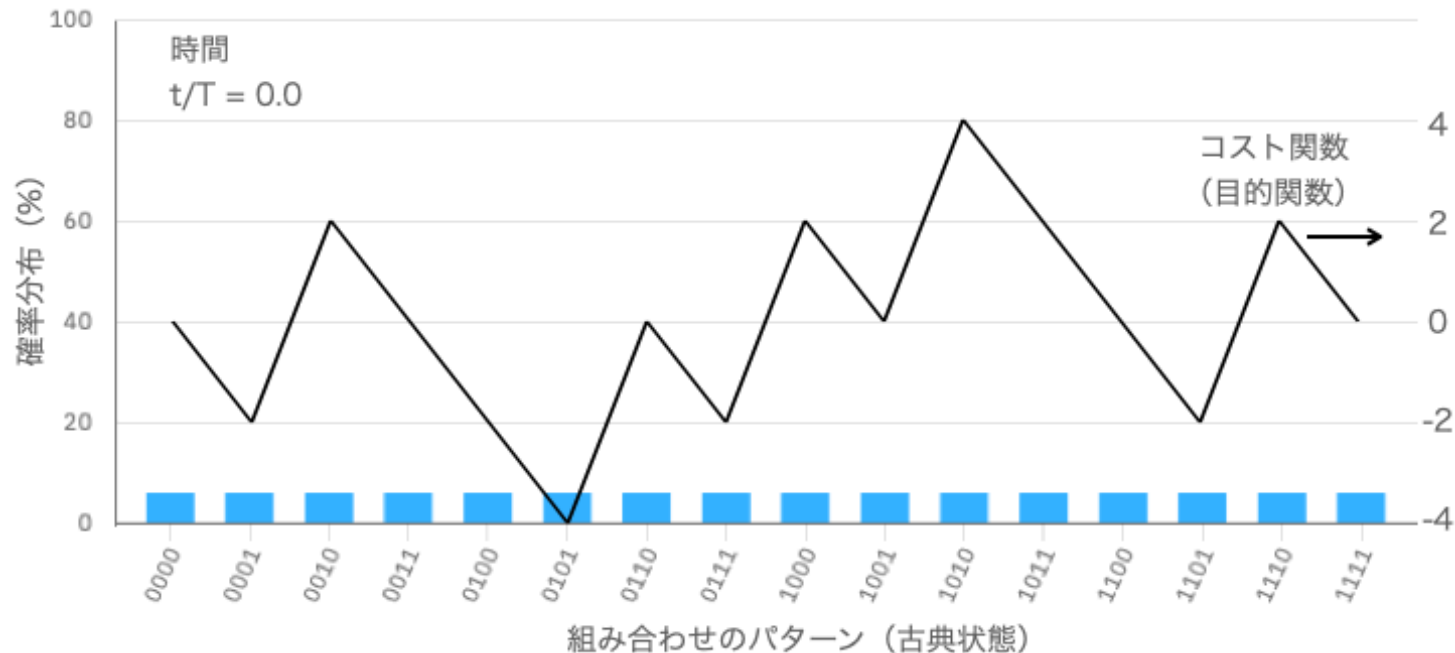
c_{00}
c_{01}
c_{10}
c_{11}



結果

- |11>
- |01>
- |01>
- |01>

量子アルゴリズム (QAOAの例)



<https://fintan.jp/page/3642/>

「うまく」量子演算を行うことで
所望の条件に合う状態の確率を
高めて解を求める

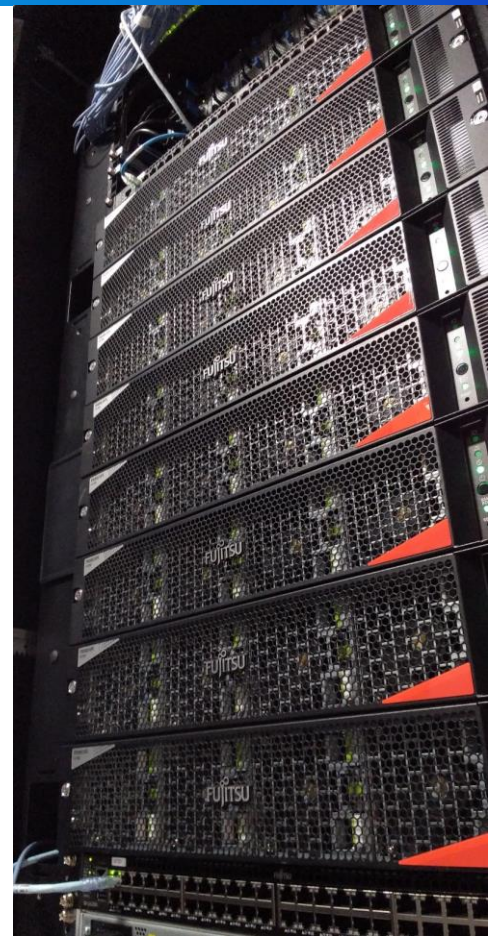
- FX700 クラスタ（富岳と同じA64FX CPU）
- 今年7月 36→40量子ビットに拡張
世界最大規模の常設専用量子シミュレータ

量子ビットと状態ベクトル

量子ゲートと量子回路

量子回路シミュレータの処理

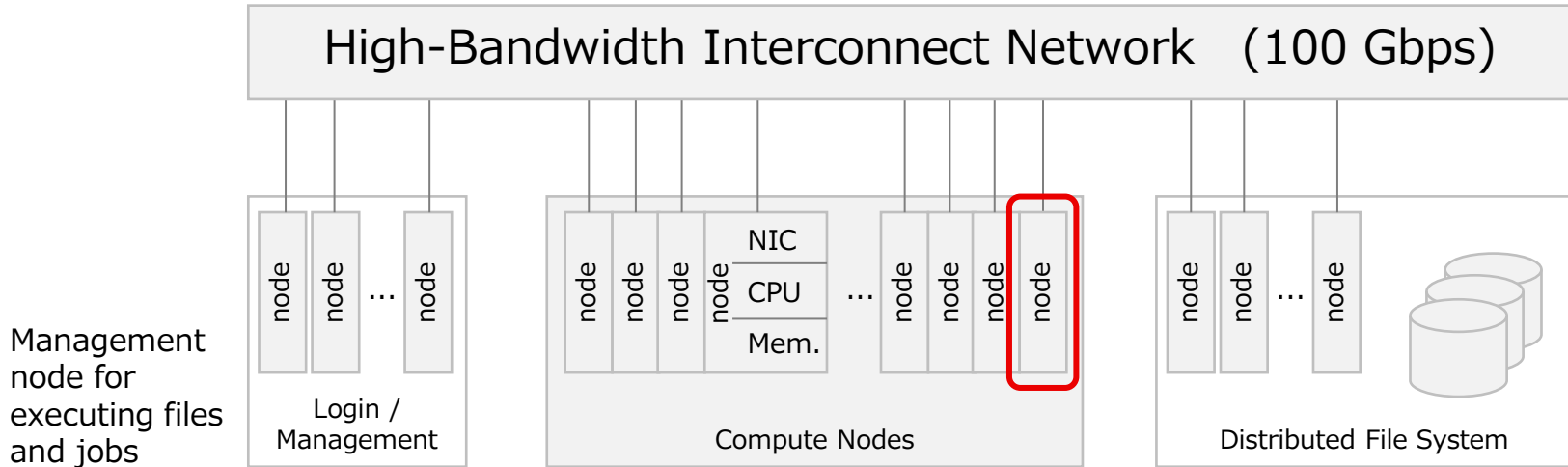
量子回路シミュレータの高速化



- 大阪大学と QunaSys が開発 (NTT, 富士通も参画)
- State Vector タイプに対応し、性能重視のシミュレータ
- 4つの大きな特徴
 1. CPU(SIMD, OpenMP)、GPU(CUDA)の性能を最大限引き出す最適化
 2. 前処理/後処理のオーバーヘッドが小さく、高速
 3. Linux/Windows/MacOS に対応、C++/Python APIに対応
 4. 量子コンピュータの研究に必要な汎用量子操作をサポート
- 日本語ドキュメントも充実
 - Welcome to Quantum Native Dojo!
<https://dojo.qulacs.org/ja/latest/index.html>

1. Cluster level parallelism

- HPC consists of many nodes connected by a high-speed network.
- In our quantum simulator, more than thousand nodes are connected using InfiniBand.
- In Fugaku, more than 150,000 nodes are connected by a 6-dimensional torus network.



2. Processor level parallelism

- The A64FX consists of four major core groups (CMG)
- Each CMG has 12 cores, L2 cache, and a memory controller connected to the High Bandwidth Memory (HBM)
- For large data, it is faster to lock the memory area responsible from start to finish close to each core

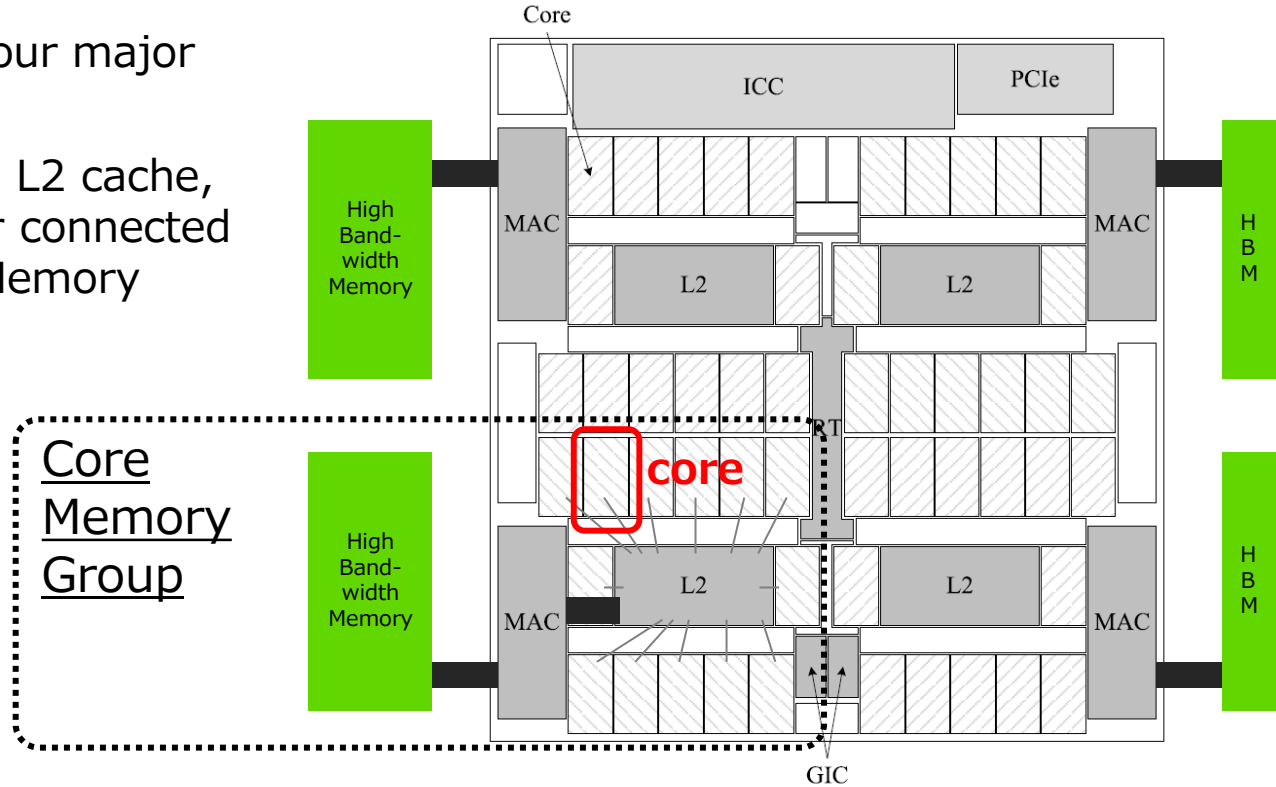
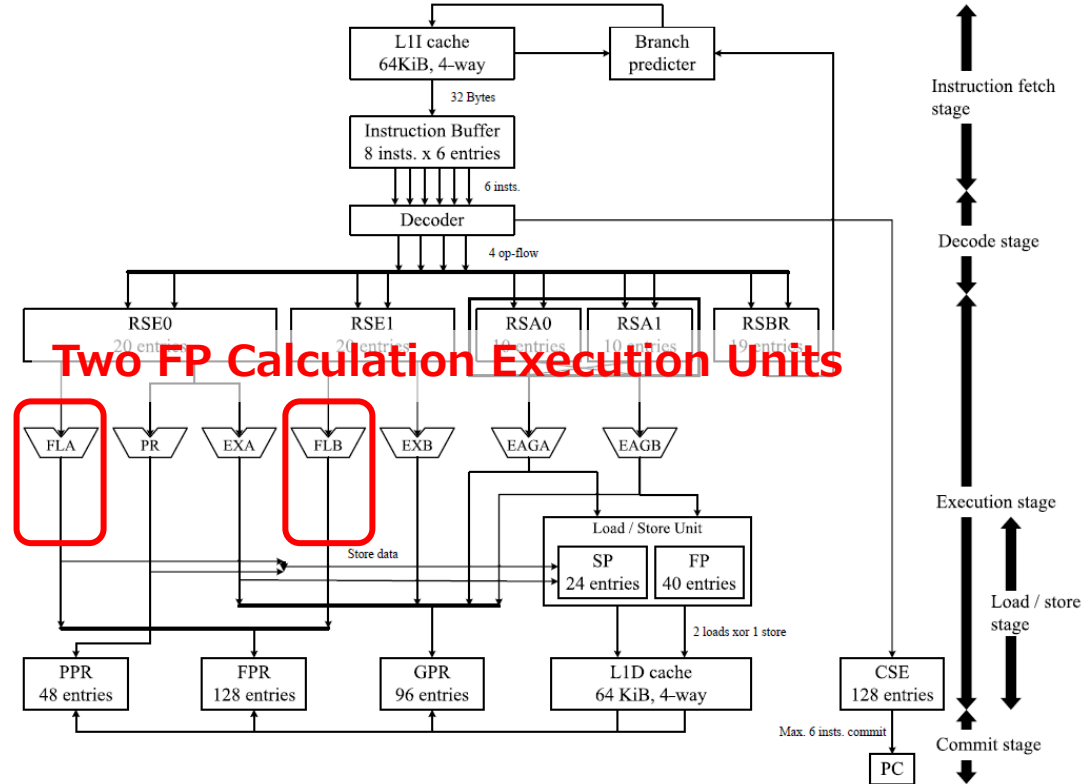


Figure 1-1 Main Functional Blocks on A64FX Processor Chip

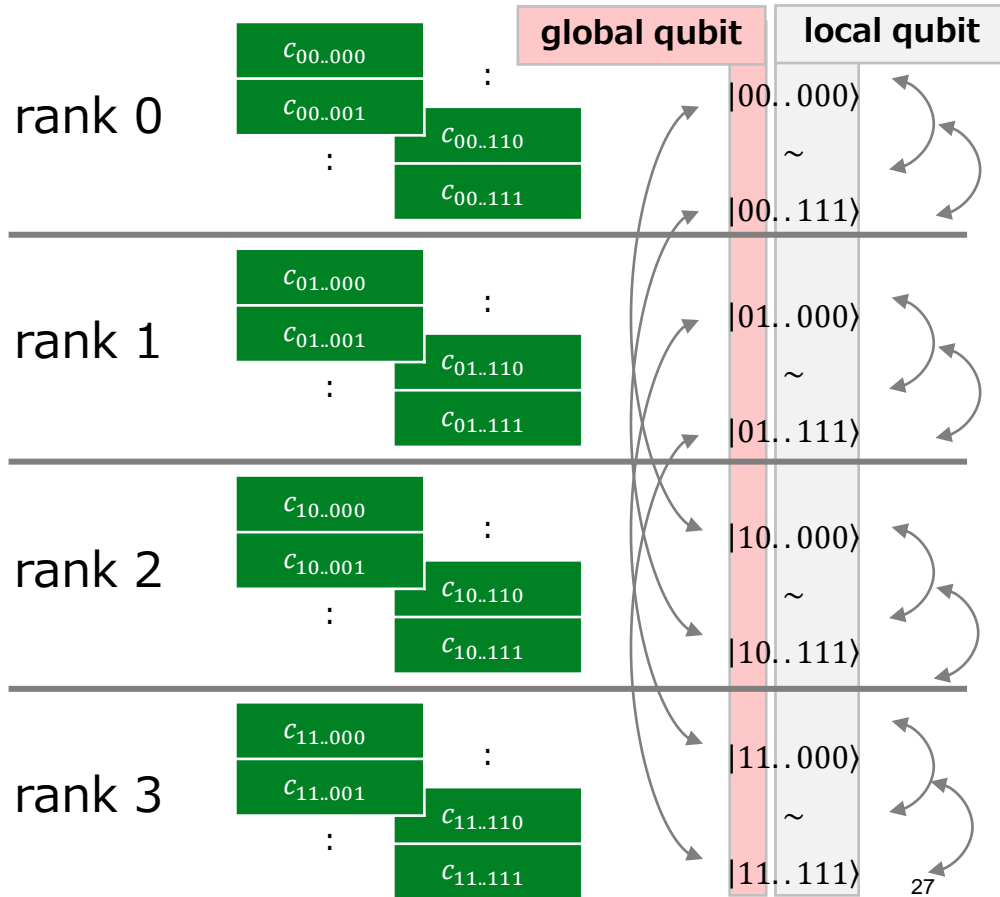
3. Core level parallelism

- Each core has two pipeline units as Floating-Point Calculation execution unit
- A64FX has **two pipelines** that can perform operations on eight floating-point numbers (512 bit width) at once every cycle.
- By writing in assembly language with the application's data access in mind, it's possible to efficiently fill the pipelines.



Processing stage diagram inside the core

4. Distributed State Vector

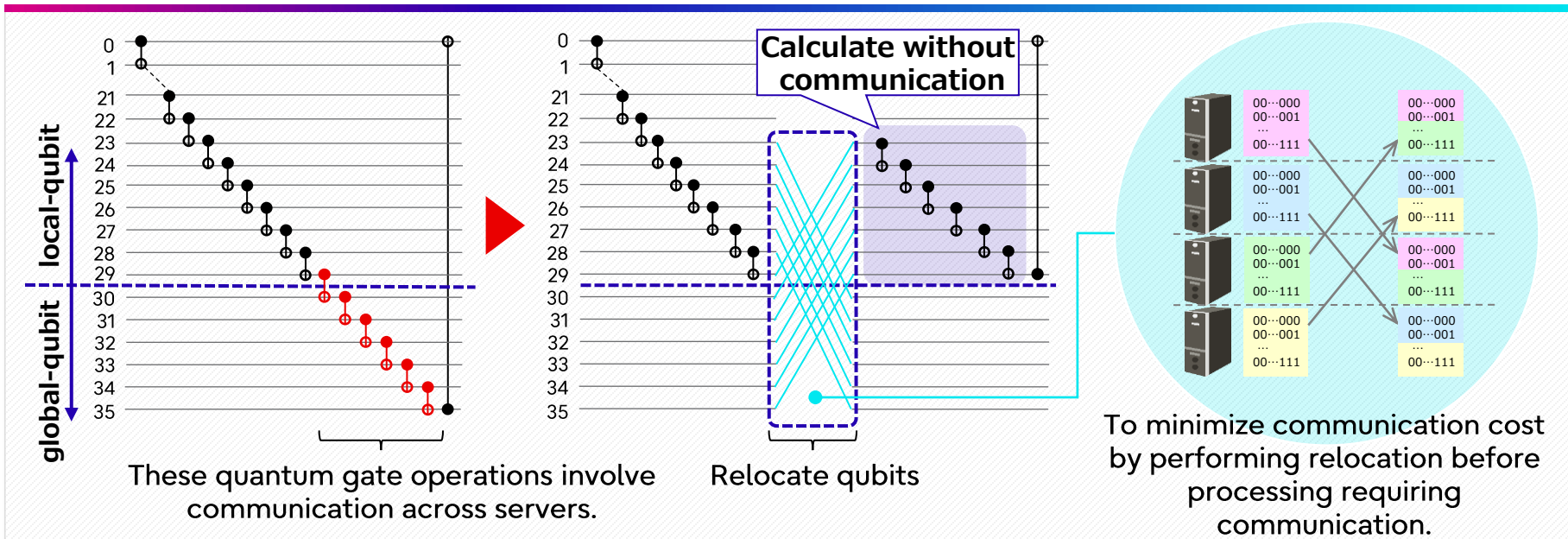


- Split and hold state vectors to support distributed processing
- The lower qubit in the rank is called the **local qubit**. The paired data exists within the same rank.
- The upper part is same as the rank number, called the **global qubit**.

4. ノード間通信の削減

- The fused SWAP gate rearrangement state vector data in bulk.

- Example: CNOT operation with two qubit gates
 - Quantum gate operations across servers cause communication each time
 - Relocate data to reduce communication during quantum gate operation



古典コンピュータ上で量子コンピュータをシミュレート

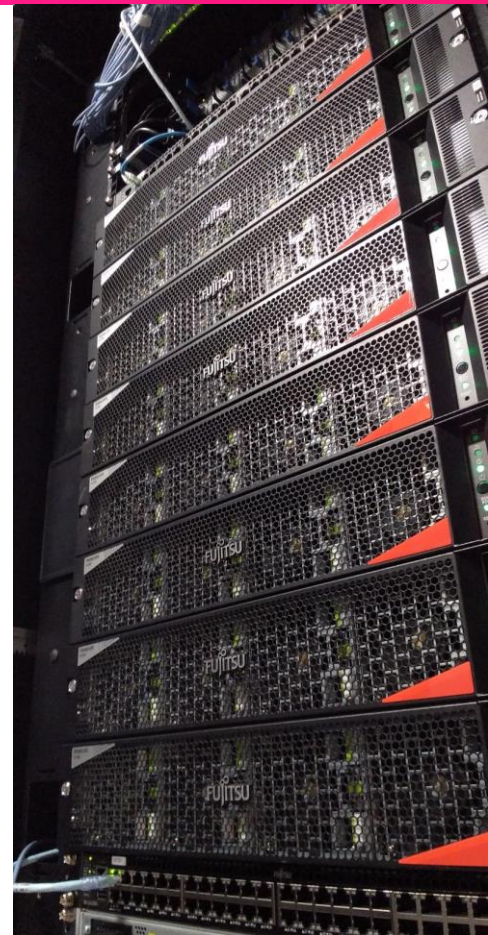
富士通量子シミュレータ ステートベクトル方式

- スーパーコンピュータ「富岳」のテクノロジーを活用
23年7月 36→40量子ビットに拡張、（1024ノード超）
- State Vector方式の常設専用量子シミュレータとして世界最大規模

量子アルゴリズム

量子回路シミュレータは何を計算しているか

大規模量子回路シミュレータ



Thank you

[m.yamazaki @ fujitsu.com](mailto:m.yamazaki@fujitsu.com)

